



PPT8200

ウェハ受入(WAT)並列パラメトリックテスタ

▲ 製品説明

PPT8200はテスト効率を最適化するために設計された「Per-Pin」アーキテクチャを採用した高性能パラレル・パラメトリック・テストシステムです。各ピンに専用のSMUとPGUを搭載し、従来のシリアルテスタと比較して50%以上高いスループットを実現します。最新のソフトウェア環境によりテストプログラムの開発を簡素化し、量産立ち上げを加速させます。アレイテストにも対応し、高い信頼性とコスト効率を両立したソリューションを提供します。

▲ 主要仕様

アーキテクチャ	Per-Pin アーキテクチャ
ピン数	48ピン
構成	Per-Pin SMU、Per-Pin PGU
電圧範囲	±200V
電流範囲	±1A
電圧分解能	100 nV
電流分解能	1 fA
スループット	シリアルテスタ比 >50%向上
設置面積	8.5 m ²

▲ WATシリーズ

システム分類	型番	電圧/電流 (最大)	分解能 (V/I)	ピン数
パラレル型	PPT8200	200V/1A	100nV/1fA	48 pin
	PPT8300	200V/1A	100nV/1fA	100 pin
シリアル型	SPT8000	200V/1A	100nV/10fA	48 pin
	SPT8100	200V/1A	100nV/1fA	48 pin
	SPT8150	200V/1A	100nV/1fA	48 pin
高耐圧型 (HV)	HPT8000	3500V/1A	100nV/1fA	24 pin
	HPT8100	1100V/1A	100nV/1fA	48 pin
	HPT8200	1800V/1A	100nV/1fA	48 pin
	HPT8300	3500V/1A	100nV/1fA	24 pin